

차동 증폭기를 위한 고주파 변압기

Keyword	반도체, 집적 회로, 증폭기, 차동 구조, 고주파 변압기, IC 칩, 무선 통신		
기술보유 기관	송실대학교 산학협력단	기술판매형식	기술협력, 라이선스
연구 책임자	박창근	기술 완성단계(TRL)	4단계-연구실 규모 실험 단계

기/술/개/요

차동 구조로 형성되는 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 차동 증폭기를 위한 고주파 변압기에 관한 것임

기존 기술의 문제점

- ① CMOS 공정상에서의 변압기 형성의 경우, 얇은 금속 선로의 두께 문제로 저항성 손실이 높고, 손실성 기관 문제로 맴돌이 전류에 의한 전력 누수가 발생하는 문제점이 있음
- ② IPD를 이용하여 변압기를 형성의 경우, 본딩 와이어의 비대칭과 저항에 의한 전력 손실 및 전체적인 회로의 크기가 증가하는 문제점이 있음
- ③ MEMS 공정을 이용하여 변압기를 형성하게 될 경우, 자기적 결합이 약해지고 전력 변환 효율이 저하되는 문제점이 있음

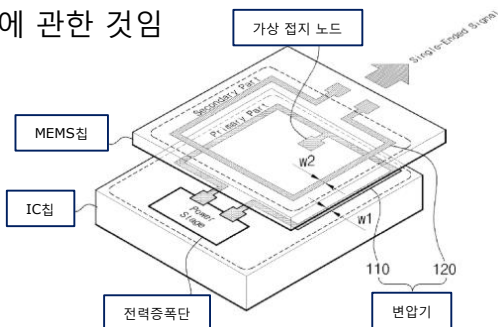
기술 내용 및 차별성

기술 내용 차별성

증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 차동 증폭기를 위한 고주파 변압기에 관한 기술

기술 내용

- 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 차동 증폭기를 위한 고주파 변압기에 관한 것임



기술의 우수성 / 혁신성

- **증폭기의 전력 변환 효율 및 출력 전력 향상**
- 차동 구조의 증폭기를 위한 변압기를 형성함에 있어 변압기의 1차측 선로는 CMOS 공정을 통한 회로 칩 내에 증폭단과 함께 집적시켜 형성하고 2차측 선로는 MEMS 또는 IPD 공정을 통한 회로 칩 내에 형성함에 따라 전체 증폭기 크기의 과도한 증가 없이도 증폭기의 전력 변환 효율 및 출력 전력 향상이 가능함

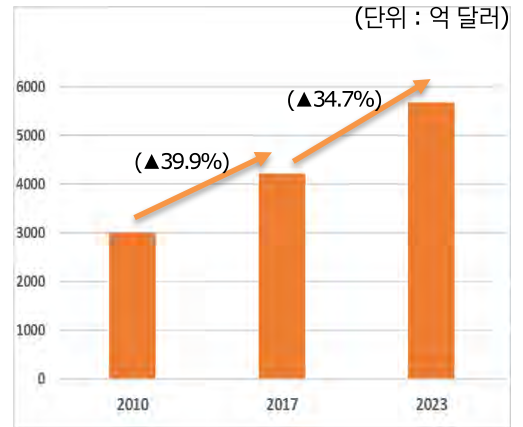
시장 현황

시장 현황

[전 세계 이동통신 산업 매출]



[반도체 시장 전망]



기술 활용 분야

기술 활용 분야

- 수요처 다변화 및 고도화
- 스마트폰, 태블릿 PC, 스마트 가전, 자동차, 항공, 우주산업 등



권리현황

권리현황

발명의 명칭	문헌번호	등록일자	상태
차동 증폭기를 위한 고주파 변압기	KR 10-1728628	2017. 04. 13	등록

문의처

기술문의



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년04월19일
 (11) 등록번호 10-1728628
 (24) 등록일자 2017년04월13일

- (51) 국제특허분류(Int. Cl.)
H01F 38/04 (2006.01) *H01F 27/28* (2006.01)
H03F 1/34 (2006.01)
- (52) CPC특허분류
H01F 38/04 (2013.01)
H01F 27/2804 (2013.01)
- (21) 출원번호 10-2016-0010704
- (22) 출원일자 2016년01월28일
 심사청구일자 2016년01월28일
- (56) 선행기술조사문헌
 KR1020110058053 A
 KR100864897 B1
 KR1020110064231 A
 KR100743951 B1

- (73) 특허권자
 숭실대학교산학협력단
 서울특별시 동작구 상도로 369 (상도동)
- (72) 발명자
 이미림
 경기도 양주시 평화로1454번길 25 (덕계동)
 박창근
 경기도 광명시 광덕산로 26, 103동 3004호 (하안동, 두산트레지움아파트)
- (74) 대리인
 특허법인태백

기술이전 희망 : 기술양도

전체 청구항 수 : 총 10 항

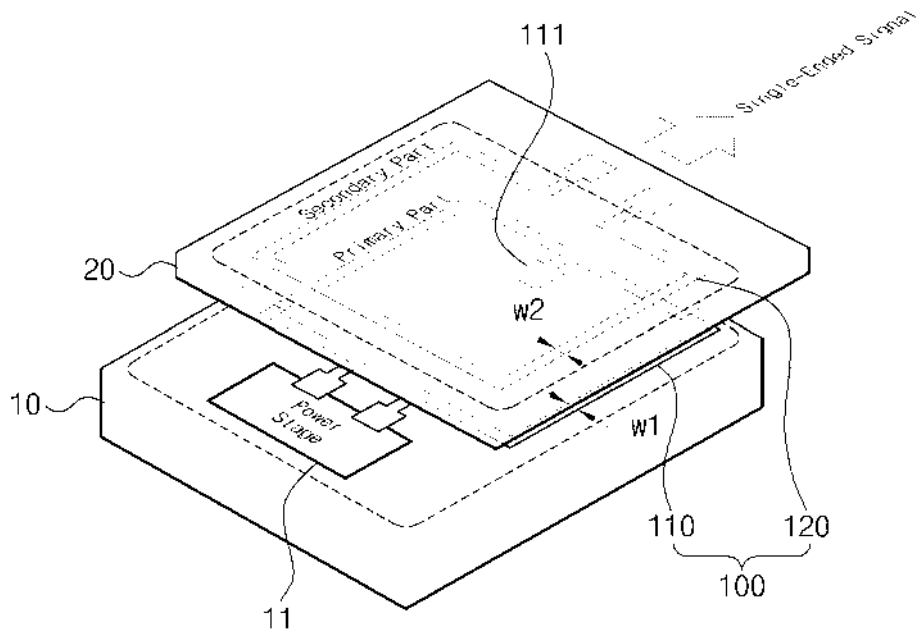
심사관 : 임영국

(54) 발명의 명칭 **차동 증폭기를 위한 고주파 변압기**

(57) 요약

본 발명은 차동 증폭기를 위한 고주파 변압기에 관한 것이다. 본 발명에 따르면, CMOS 공정을 통하여 IC 칩 내에 집적되어 형성되고 상기 IC 칩에 포함된 트랜지스터의 차동 신호선에 연결되는 제1 금속 선로, 및 MEMS 공정을 통하여 MEMS 칩 내에 형성되고 상기 제1 금속 선로의 상부에 이격된 상태에서 상기 제1 금속 선로와 자기적 결합(뒷면에 계속)

대표도 - 도6



되는 제2 금속 선로를 포함하며, 상기 MEMS 칩은 상기 IC 칩의 상부에 적층되어 있는 차동 증폭기를 위한 고주파 변압기를 제공한다.

본 발명에 따른 고주파 변압기에 따르면, 차동 구조의 증폭기를 위한 변압기를 형성함에 있어 변압기의 1차측 선로는 CMOS 공정을 통한 회로 칩 내에 증폭단과 함께 집적시켜 형성하고 2차측 선로는 MEMS 또는 IPD 공정을 통한 회로 칩 내에 형성함에 따라 전체 증폭기 크기의 과도한 증가 없이도 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 이점이 있다.

(52) CPC특허분류

H03F 1/347 (2013.01)

H03F 2200/534 (2013.01)

H03F 2200/541 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	10053023
부처명	산업통상자원부
연구관리전문기관	한국산업기술평가관리원
연구사업명	산업원천기술개발사업/ 전자정보디바이스(반도체공정장비)
연구과제명	IoT향 다중대역 RF MEMS 소자 원천기술 개발
기 여 율	1/1
주관기관	광운대학교
연구기간	2015.06.01 ~ 2019.05.31

명세서

청구범위

청구항 1

CMOS 공정을 통하여 IC 칩 내에 집적되어 형성되고, 상기 IC 칩에 포함된 트랜지스터의 차동 신호선에 연결되는 제1 금속 선로; 및

MEMS 공정을 통하여 MEMS 칩 내에 형성되고, 상기 제1 금속 선로의 상부에 이격된 상태에서 상기 제1 금속 선로와 자기적 결합되는 제2 금속 선로를 포함하며,

상기 MEMS 칩은 상기 IC 칩의 상부에 적층되어 있는 차동 증폭기를 위한 고주파 변압기.

청구항 2

CMOS 공정을 통하여 제1 IC 칩 내에 집적되어 형성되고, 상기 제1 IC 칩에 포함된 트랜지스터의 차동 신호선에 연결되는 제1 금속 선로; 및

IPD 공정을 통하여 제2 IC 칩 내에 형성되고, 상기 제1 금속 선로의 상부에 이격된 상태에서 상기 제1 금속 선로와 자기적 결합되는 제2 금속 선로를 포함하며,

상기 제2 IC 칩은 상기 제1 IC 칩의 상부에 적층되어 있는 차동 증폭기를 위한 고주파 변압기.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 제1 금속 선로는,

상기 고주파 변압기의 1차측 회로이며, 상기 증폭기를 구성하는 구동 증폭단과 전력 증폭단 중 상기 전력 증폭단에 포함된 상기 트랜지스터의 출력측 차동 신호선에 연결되고,

상기 제2 금속 선로는,

상기 고주파 변압기의 2차측 회로이며, 상기 1차측에 인가된 차동 신호를 단일 신호로 변환하는 차동 증폭기를 위한 고주파 변압기.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 제2 금속 선로는,

상기 고주파 변압기의 1차측 회로이며, 외부로부터 단일 신호가 입력되고,

상기 제1 금속 선로는,

상기 고주파 변압기의 2차측 회로이며, 상기 증폭기를 구성하는 구동 증폭단과 전력 증폭단 중 상기 구동 증폭단에 포함된 상기 트랜지스터의 입력측 차동 신호선에 연결되고, 상기 1차측에 인가된 단일 신호를 차동 신호로 변환하는 차동 증폭기를 위한 고주파 변압기.

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 제1 금속 선로 및 상기 제2 금속 선로는 선로 폭이 상이한 차동 증폭기를 위한 고주파 변압기.

청구항 6

청구항 1 또는 청구항 2에 있어서,

상기 제1 금속 선로 및 상기 제2 금속 선로는 적어도 1회의 감은 수로 형성되고 상기 감은 수가 서로 상이한 차동 증폭기를 위한 고주파 변압기.

청구항 7

청구항 1 또는 청구항 2에 있어서,

상기 제2 금속 선로는,

상기 제1 금속 선로와 상하 마주보도록 배치되되 서로 마주보지 않는 영역이 일부 존재하도록 선로의 폭 방향에 대해 상기 제1 금속 선로와 일부 어긋나도록 배치되어 있는 차동 증폭기를 위한 고주파 변압기.

청구항 8

청구항 1 또는 청구항 2에 있어서,

상기 제1 금속 선로 상에 가상 접지 노드가 형성되며, 상기 가상 접지 노드에 외부의 직류 전압이 인가되는 고주파 변압기.

청구항 9

청구항 1에 있어서,

상기 제1 및 제2 금속 선로 간의 간격은,

상기 MEMS 칩 내에서 상기 제2 금속 선로의 하부에 형성되는 절연층의 두께에 의하여 결정되는 차동 증폭기를 위한 고주파 변압기.

청구항 10

청구항 2에 있어서,

상기 제1 및 제2 금속 선로 간의 간격은,

상기 제2 IC 칩 내에서 상기 제2 금속 선로의 하부에 형성되는 절연층의 두께에 의해 결정되는 차동 증폭기를 위한 고주파 변압기.

발명의 설명

기술 분야

[0001] 본 발명은 차동 증폭기를 위한 고주파 변압기에 관한 것으로서, 보다 상세하게는 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 차동 증폭기를 위한 고주파 변압기에 관한 것이다.

배경 기술

[0002] 도 1은 일반적으로 집적 회로 상에 형성되는 차동 구조의 증폭기 구성을 설명하는 도면이다. 도 1을 참조하면, 차동 구조의 증폭기는 입력부 변압기(A), 구동 증폭단(Driver Stage), 전력 증폭단(Power Stage), 그리고 출력부 변압기(B)를 포함한다.

[0003] 도 1에서 입력부 변압기(A)는 단일 신호(Single-Ended 신호)(RF_{IN})를 입력받아 차동 신호로 변환한다. 구동 증폭단(Driver Stage)은 차동 신호를 선 증폭하여 전력 증폭단(Power Stage)이 동작할 수 있는 파워를 만들고, 전력 증폭단(Power Stage)은 구동 증폭단(Driver Stage)으로부터 수신한 신호를 더욱 큰 파워로 만들어 낸다. 출력부 변압기(B)는 전력 증폭단(Power Stage)으로부터 수신한 차동 신호를 결합하여 다시 단일 신호(RF_{OUT})로 변환한다.

[0004] 일반적으로 증폭기 내부 동작은 차동 구조라 하더라도 증폭기의 입력 및 출력 신호는 단일 신호(Single-Ended 신호)로 형성되는 경우가 많기 때문에, 증폭기에 입력되는 단일 신호를 차동 신호로 변환하는 입력부 변압기(A)와, 증폭기에서 출력되는 차동 신호를 단일 신호로 변환하는 출력부 변압기(B)의 사용은 필수적이다.

[0005] 입력 및 출력부 변압기는 단순히 Single-Ended 신호와 차동 신호 간의 변환 역할뿐만 아니라, 기생 인덕턴스 성

분 및 감은 비 등에 의하여 입력 및 출력부의 정합 회로로서의 역할을 수행한다. 특히, 출력부 변압기(B)의 감은 비 및 기생 인덕턴스 성분은 출력 정합부 형성에 매우 중요한 역할을 하는데, 이는 곧 전체 증폭기의 전력 변환 효율, 최대 출력 전력 등에 직접적인 영향을 미친다. 따라서, 출력부 변압기(B)의 1차측 및 2차측 금속 선로 간의 간격, 전체적인 크기, 금속 선로의 폭, 1차측과 2차측 금속 선로 간의 감은비 등은 목표로 하는 증폭기의 출력 전력 및 전력 변환 효율 등의 성능을 고려하여 결정된다.

[0006] 도 2는 도 1에 도시된 출력부 변압기의 형상을 설명하는 도면이다. 도 2는 전력 증폭단(10)(Power Stage)의 출력단의 차동 신호선에 출력부 변압기(20)의 1차측(21)이 연결된 모습을 나타낸다.

[0007] 도 2의 (a)는 출력부 변압기(20)의 1차측(21)과 2차측(22)이 1:1의 감은 비를 가지는 경우를 나타내고, (b)는 1차측(21)과 2차측(22)이 1:2의 감은 비를 가지는 경우를 나타낸다. 1차측(21)에는 차동 신호에 의해 가상 접지(23)가 형성되는데 일반적으로는 가상 접지(23)를 통하여 증폭기의 전원 전압이 공급된다. 따라서 출력부 변압기(20)의 2차측(22)에는 AC 혹은 RF 전류만이 존재하지만 1차측(21)에는 AC 혹은 RF 전류뿐만 아니라 DC 전류가 함께 존재하게 된다.

[0008] 도 1 및 도 2의 변압기의 예시는 집적회로 상에서 변압기가 증폭단과 함께 집적화된 경우이다. 일반적인 CMOS 공정의 경우 집적회로 상에서 금속 선로의 두께를 증가시키기 위해서는 과도한 공정 비용이 요구된다. 따라서, 도 1 및 도 2와 같이 변압기를 CMOS 공정상에 같이 집적화시키는 경우에는 변압기를 형성하는 금속 선로의 두께는 일반적인 0.5 ~ 2.0 μm 의 범위를 가지게 된다. 하지만 금속 선로의 두께는 낮은 전력을 다룰 때는 크게 문제가 없으나, 0.1 Watt 이상의 고효율 전력을 다룰 때는 변압기에서의 전력 누수가 무시하지 못할 만큼 증가하게 되어 전력 변환 효율을 감소시키는 원인이 된다. 뿐만 아니라 출력부 변압기에서의 전력 손실은 증폭기의 최대 출력 전력을 감소시키는 원인이 되고, 입력부 변압기에서의 전력 손실은 증폭기의 전력 이득을 감소시키는 원인이 된다.

[0009] 이를 해결하기 위한 종래 기술로서 변압기를 COMS 공정이 아닌 IPD(Integrated Passive Device) 공정을 통해 형성하는 방식이 있다. 이러한 IPD 공정에 의해 제조된 소자는 CMOS의 경우와 같이 집적회로 칩으로 분류된다. 다만 IPD 공정은 CMOS 공정과는 달리 트랜지스터나 다이오드를 공정을 포함하지 않으며, 저항, 인덕터, 캐패시터 등의 수동 소자만을 형성하는 공정을 가진다.

[0010] IPD 기술에 의해 형성되는 금속 선로는 CMOS 공정에 의해 형성되는 금속 선로에 비하여, 낮은 생산 단가로 더욱 두껍게 형성 가능하고 결과적으로 CMOS 공정에 의해 형성된 경우보다 변압기의 저항성 손실을 감소시킬 수 있다. 뿐만 아니라, 일반적인 CMOS 공정에서는 손실성 기관에 의해 금속 선로에 흐르는 AC 혹은 RF 신호의 감쇄가 일어나지만, IPD의 경우 기관 손실을 쉽게 감소시킬 수 있다. 따라서, 변압기를 IPD로 형성하게 될 경우, 전체적인 전력 손실이 감소하는 이점이 있다.

[0011] 도 3은 CMOS 공정으로 형성되는 증폭단에 IPD 공정으로 형성되는 변압기를 연결하는 개념을 나타낸 도면이다. 도 3은 전력 증폭단(30)의 출력에 출력부 변압기(40)의 1차측(41)이 연결된 모습이며, 변압기(40)의 1차측(41)과 2차측(42)의 감은 비는 1:2인 경우이다.

[0012] 변압기(40)를 IPD 공정으로 형성할 경우, 하나의 증폭기를 설계하기 위해서는 IPD 공정을 통해 형성되는 변압기(40)와 CMOS 공정을 통해 형성되는 증폭단(30)을 서로 연결하는 제조 과정이 추가로 발생한다. 이때, CMOS와 IPD 공정 간의 회로 연결은 일반적으로 본딩 와이어(50)를 사용한다. 하지만 본딩-와이어는 집적회로 공정과는 달리 제조 오차가 상대적으로 커서 높은 주파수 대역을 가지는 증폭기에 적용이 어려운 문제점이 있다. 또한, 본딩 와이어에 의한 전력 손실 문제가 존재하며, 두 개의 본딩 와이어를 정확히 동일한 모양과 기생 인덕턴스로 제조하는 것이 불가능하므로, 본딩 와이어 간의 비대칭으로 인한 전력 누수 등을 고려하면 IPD 공정에 따라 기대되는 효과가 감소하게 된다. 뿐만 아니라, 앞서 도 2는 변압기와 증폭단이 CMOS 공정을 통하여 하나의 집적회로 내에 구성 가능하나, 도 3은 두 개의 집적회로를 별개로 구성한 후 연결하는 것으로 전체 회로의 크기가 증가하는 문제가 추가로 발생한다.

[0013] 이러한 문제점을 극복하기 위한 또 다른 종래 기술은 입력부 또는 출력부 변압기를 MEMS 공정을 이용하여 형성하는 것이다. 도 4는 CMOS 공정으로 형성되는 증폭단에 MEMS(Micro Electro Mechanical System) 공정으로 형성되는 변압기를 연결하는 개념을 나타낸 도면이다. 도 4는 전력 증폭단(60)에 출력부 변압기(70)의 1차측(71)이 연결된 모습이며, 1차측(71)과 2차측(72)의 감은 비가 1:2인 경우이다.

[0014] 일반적으로 MEMS 공정은 CMOS 공정이 완료된 후 CMOS IC 상에 후속 공정을 통하여 금속 라인을 형성하게 된다. 따라서, 추가적인 MEMS 공정상에서의 비아(80)(Via)를 통하여 CMOS 상에 형성되는 증폭단(60)과 MEMS로 형성되

는 변압기(80)가 서로 연결된다. 결과적으로 도 4의 방법은 IPD로 형성되는 변압기에 비하여 전체적인 시스템의 크기를 감소시키며, 비아의 경우 본딩-와이어보다 공정 오차가 매우 적기 때문에 재현성 있는 회로의 생산이 가능하다.

- [0015] 하지만, 도 4의 경우 MEMS 공정으로 형성되는 변압기와 CMOS 공정으로 형성되는 증폭기를 연결하는 비아(80) 부분에서 저항성 전력 손실이 발생한다. 또한, MEMS 공정의 경우 CMOS 공정 대비 해상도가 낮으므로, 도 4에 나타낸 두 비아(80) 간의 거리 즉, 차동 신호 라인 간의 거리 역시 CMOS 상에 형성되는 변압기의 경우보다 넓은 공간이 필요하며, 비아 형성에 요구되는 CMOS 상의 패드(61)(PAD) 역시 넓게 형성되어야 한다.
- [0016] 따라서, 도 4와 같이 MEMS 공정으로 형성되는 변압기의 경우 MEMS 상에서 형성되는 변압기와 CMOS 상에서 형성되는 증폭기를 서로 연결하는 과정에서 CMOS의 회로 면적이 증가하게 되고, 비아에 의한 전력 손실이 발생하게 된다. 그 밖에도 또 다른 문제점이 있는데 이는 도 5에 도시되어 있다.
- [0017] 도 5는 도 4에서 변압기의 선로 부분을 표현한 도면이다. MEMS 공정의 경우 금속 선로의 두께를 CMOS 대비 증가시킬 수 있어서 금속 선로의 저항 성분을 감소시킬 수 있는 이점은 있으나, 해상도가 CMOS 공정 대비 상대적으로 낮기 때문에, 인접한 두 금속 선로 사이의 간격(L)이 CMOS 대비 상대적으로 넓어져야 한다. 이는 변압기의 크기를 증가시키는 주요 원인이 된다. 뿐만 아니라, 변압기의 경우 인접한 두 금속 선로 사이의 자기적 결합에 의하여 1차측의 전력이 2차측으로 전달되는 과정을 거치게 되는데, 인접한 두 금속 선로의 간격(L)이 넓어지게 될 경우 자기적 결합이 약화 되어 결과적으로 1차측에서 2차측으로의 전력 전달이 용이하게 이루어지지 못하게 되므로, 전력 변환 효율이 악화되는 문제점이 있다.
- [0018] 현재까지 MEMS 기술 자체가 가지는 이점인 낮은 저항 손실에 대한 연구 차원에서의 보고는 많이 이루어져 왔으나, 실질적으로 MEMS 기술이 집적 회로에 적용된 예가 극히 드물었던 주된 이유가 바로 실제 CMOS 적용을 위해 불가피한 비아 형성 과정 및 그로 인해 발생하는 손실, 그리고 낮은 해상도로 인해 요구되는 추가적인 회로 면적과 낮은 자기적 결합 때문이다.
- [0019] 결론적으로, 차동 구조의 증폭기를 위한 입력부 및 출력부 변압기를 형성함에 있어, 도 2와 같이 CMOS 공정상에서 증폭단과 변압기를 함께 집적화하여 형성할 경우에는 전체 회로의 크기가 감소하는 이점이 있는 반면, 얇은 금속 선로의 두께 문제로 저항성 손실이 높고, 손실성 기관 문제로 맴돌이 전류에 의한 전력 누수가 발생하는 문제점이 있다.
- [0020] 또한, 도 3 과 같이 IPD를 이용하여 변압기를 형성하게 될 경우, IPD 공정이 간단하다는 이점이 있는 반면, 본딩 와이어의 비대칭과 저항에 의한 전력 손실 및 전체적인 회로의 크기가 증가하는 문제점이 있다.
- [0021] 또한, 도 4와 같이 MEMS 공정을 이용하여 변압기를 형성하게 될 경우, 회로의 전체 크기는 IPD로 형성하는 경우보다 감소하고, IPD를 이용하는 경우와 달리 본딩 와이어를 사용하지 않아도 되는 이점이 있는 반면, 공정 단계가 복잡하고 비아에 의한 전력 누수가 발생하며, 낮은 해상도로 인해 금속 선로 간을 가깝게 형성할 수 없기 때문에 자기적 결합이 약해지고 전력 변환 효율이 저하되는 문제점이 있다.
- [0022] 본 발명의 배경이 되는 기술은 한국등록특허 제0743951호(2007.08.01 공고)에 개시되어 있다.

발명의 내용

해결하려는 과제

- [0023] 본 발명은, 차동 구조로 형성되는 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 차동 증폭기를 위한 고주파 변압기를 제공하는데 목적이 있다.

과제의 해결 수단

- [0024] 본 발명은, CMOS 공정을 통하여 IC 칩 내에 집적되어 형성되고 상기 IC 칩에 포함된 트랜지스터의 차동 신호선에 연결되는 제1 금속 선로, 및 MEMS 공정을 통하여 MEMS 칩 내에 형성되고 상기 제1 금속 선로의 상부에 이격된 상태에서 상기 제1 금속 선로와 자기적 결합되는 제2 금속 선로를 포함하며, 상기 MEMS 칩은 상기 IC 칩의 상부에 적층되어 있는 차동 증폭기를 위한 고주파 변압기를 제공한다.
- [0025] 또한, 본 발명은, CMOS 공정을 통하여 제1 IC 칩 내에 집적되어 형성되고 상기 제1 IC 칩에 포함된 트랜지스터의 차동 신호선에 연결되는 제1 금속 선로, 및 IPD 공정을 통하여 제2 IC 칩 내에 형성되고 상기 제1 금속 선로의 상부에 이격된 상태에서 상기 제1 금속 선로와 자기적 결합되는 제2 금속 선로를 포함하며, 상기 제2 IC 칩

은 상기 제1 IC 칩의 상부에 적층되어 있는 차동 증폭기를 위한 고주파 변압기를 제공한다.

- [0026] 여기서, 상기 제1 금속 선로는, 상기 고주파 변압기의 1차측 회로이며, 상기 증폭기를 구성하는 구동 증폭단과 전력 증폭단 중 상기 전력 증폭단에 포함된 상기 트랜지스터의 출력측 차동 신호선에 연결되고, 상기 제2 금속 선로는, 상기 고주파 변압기의 2차측 회로이며, 상기 1차측에 인가된 차동 신호를 단일 신호로 변환할 수 있다.
- [0027] 또한, 상기 제2 금속 선로는, 상기 고주파 변압기의 1차측 회로이며, 외부로부터 단일 신호가 입력되고, 상기 제1 금속 선로는, 상기 고주파 변압기의 2차측 회로이며, 상기 증폭기를 구성하는 구동 증폭단과 전력 증폭단 중 상기 구동 증폭단에 포함된 상기 트랜지스터의 입력측 차동 신호선에 연결되고, 상기 1차측에 인가된 단일 신호를 차동 신호로 변환할 수 있다.
- [0028] 또한, 상기 제1 금속 선로 및 상기 제2 금속 선로는 선로 폭이 상이할 수 있다.
- [0029] 또한, 상기 제1 금속 선로 및 상기 제2 금속 선로는 적어도 1회의 감은 수로 형성되고 상기 감은 수가 서로 상이할 수 있다.
- [0030] 또한, 상기 제2 금속 선로는, 상기 제1 금속 선로와 상하 마주보도록 배치되되 서로 마주보지 않는 영역이 일부 존재하도록 선로의 폭 방향에 대해 상기 제1 금속 선로와 일부 어긋나도록 배치되어 있을 수 있다.
- [0031] 또한, 상기 제1 금속 선로 상에 가상 접지 노드가 형성되며, 상기 가상 접지 노드에 외부의 직류 전압이 인가될 수 있다.
- [0032] 또한, 상기 제1 및 제2 금속 선로 간의 간격은, 상기 MEMS 칩 내에서 상기 제2 금속 선로의 하부에 형성되는 절연층의 두께에 의하여 결정될 수 있다.
- [0033] 또한, 상기 제1 및 제2 금속 선로 간의 간격은, 상기 제2 IC 칩 내에서 상기 제2 금속 선로의 하부에 형성되는 절연층의 두께에 의해 결정될 수 있다.

발명의 효과

- [0034] 본 발명에 따른 차동 증폭기를 위한 고주파 변압기에 따르면, 차동 구조의 증폭기를 위한 변압기를 형성함에 있어 변압기의 1차측 선로는 CMOS 공정을 통한 회로 칩 내에 증폭단과 함께 집적시켜 형성하고 2차측 선로는 MEMS 또는 IPD 공정을 통한 회로 칩 내에 형성함에 따라 전체 증폭기 크기의 과도한 증가 없이도 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 이점이 있다.

도면의 간단한 설명

- [0035] 도 1은 일반적으로 집적 회로 상에 형성되는 차동 구조의 증폭기 구성을 설명하는 도면이다.
- 도 2는 도 1에 도시된 출력부 변압기의 형상을 설명하는 도면이다.
- 도 3은 CMOS 공정으로 형성되는 증폭단에 IPD 공정으로 형성되는 변압기를 연결하는 개념을 나타낸 도면이다.
- 도 4는 CMOS 공정으로 형성되는 증폭단에 MEMS 공정으로 형성되는 변압기를 연결하는 개념을 나타낸 도면이다.
- 도 5는 도 4에서 변압기의 선로 부분을 표현한 도면이다.
- 도 6은 본 발명의 제1 실시예에 따른 고주파 변압기가 증폭기의 전력 증폭단(Power Stage)의 출력 부분에 형성된 모습을 나타낸 도면이다.
- 도 7은 본 발명의 제2 실시예에 따른 고주파 변압기가 증폭기의 구동 증폭단(Driver Stage)의 입력 부분에 형성된 모습을 나타낸 도면이다.
- 도 8은 도 6에 도시된 고주파 변압기의 일부분의 단면을 개략적으로 도시한 도면이다.
- 도 9는 도 8에 도시된 1차측 및 2차측 금속 선로에 대한 선로 폭의 변형 예를 나타낸 도면이다.
- 도 10은 도 6에 도시된 고주파 변압기의 감은 비를 변형한 도면이다.
- 도 11은 도 10에 도시된 고주파 변압기의 일부분의 단면을 개략적으로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을

가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

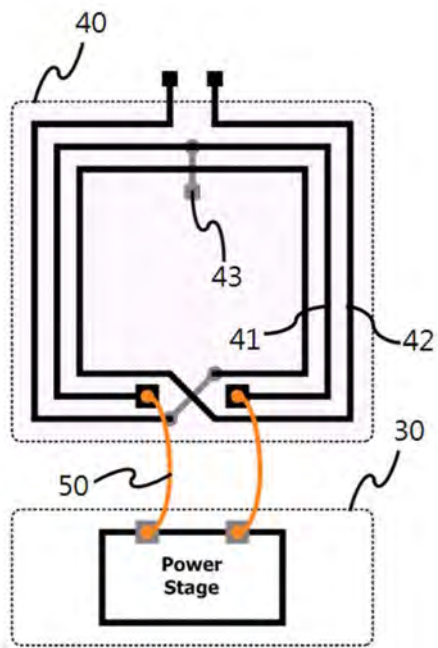
- [0037] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0038] 본 발명은 차동 증폭기를 위한 고주파 변압기에 관한 것으로서, 본 발명의 실시예에 따르면, 차동 구조로 형성되는 증폭기의 입력부 및 출력부에 요구되는 변압기의 형성에 있어 변압기의 1차측과 2차측 선로 중 하나는 CMOS(Complementary Metal-Oxide Semiconductor) 공정을 통한 회로 칩에 집적하여 형성하고 나머지 하나는 MEMS(Micro Electro Mechanical System) 또는 IPD(Integrated Passive Device) 공정을 통한 회로 칩에 형성하여 구현 가능하다.
- [0039] 차동 구조의 증폭기는 일반적으로 도 1과 같이 입력부 변압기(A), 구동 증폭단(Driver Stage), 전력 증폭단(Power Stage), 출력부 변압기(B)를 포함하는데, 본 발명의 실시예에 의한 변압기는 도 1에 도시된 입력부 변압기(A) 및 출력부 변압기(B)를 나타낸다.
- [0040] 일반적으로 고주파 변압기를 구성하는 1차측과 2차측 선로는 서로 물리적으로는 분리되어 있으며 상호 자기적 결합되어 동작한다. 기존의 경우 변압기의 1차측과 2차측을 하나의 단일 공정으로 구현하는 반면, 본 발명의 실시예는 1차측(또는 2차측)은 증폭단의 제조와 동일한 CMOS 공정으로 제조하고 2차측(또는 1차측)은 MEMS 또는 IPD 공정으로 제조하는 방법을 사용한다.
- [0041] 이와 같이 본 발명의 실시예는 1차측과 2차측의 금속 선로의 제조 공정이 상이한데, 이를 이용하면 변압기 전체를 단일의 CMOS 공정, MEMS 공정 또는 IPD 공정으로 제조하는 종래 기술의 문제점을 해결할 수 있고 각 기술이 가지는 장점을 극대화할 수 있다.
- [0042] 이하에서는 본 발명의 실시예에 따른 차동 증폭기를 위한 고주파 변압기의 구성에 관하여 더욱 구체적으로 설명한다. 또한 설명의 편의를 위하여, MEMS와 IPD 중에서 MEMS 공정을 이용한 경우를 대표 예시로 하여 설명한다.
- [0043] 도 6은 본 발명의 제1 실시예에 따른 고주파 변압기가 증폭기의 전력 증폭단(Power Stage)의 출력 부분에 형성된 모습을 나타낸 도면이다.
- [0044] 도 6에 도시된 고주파 변압기(100)는 전력 증폭단(11)(Power Stage)에서 출력된 차동 신호를 단일 신호(Single-Ended Signal)로 변환하여 출력하는 출력부 변압기에 해당된다. 따라서, 이러한 도 6의 경우에 있어, 제1 금속 선로(110)는 변압기(100)의 1차측(Primary Part) 회로이고 제2 금속 선로(120)는 2차측(Secondary Part) 회로를 나타낸다.
- [0045] 본 발명의 제1 실시예에 따른 고주파 변압기(100)는 제1 금속 선로(110) 및 제2 금속 선로(120)를 포함한다. 제1 금속 선로(110)는 CMOS 공정을 통하여 IC 칩(10) 내에 집적되어 형성되는데, 구체적으로는 도 6과 같이 IC 칩(10)에 포함된 트랜지스터(전력 증폭단(11) 내의 트랜지스터)의 출력측 차동 신호선에 연결되는 형태로 집적된다. 제1 금속 선로(110)의 중앙 부분에는 차동 신호에 의한 가상 접지 노드(111)가 형성되며 외부 직류 전압이 인가될 수 있다.
- [0046] 제2 금속 선로(120)는 MEMS 공정을 통하여 MEMS 칩(20) 내에 형성된다. 여기서 MEMS 칩(20)은 IC 칩(10)의 상부에 적층되는 형태를 가진다. 따라서 제2 금속 선로(120)는 제1 금속 선로(110)의 상부에 이격된 상태에서 제1 금속 선로(110)와 자기적 결합 가능하다. 도 6의 경우 설명의 편의상 두 개의 칩(10,20) 사이를 약간 띄워 도시한 것으로 실제로는 도 8과 같이 상호 적층된 형태를 가진다.
- [0047] 본 발명의 실시예에서, IC 칩(10)은 CMOS 공정을 통해 제조되는 집적 회로 칩으로서 구체적으로는 CMOS 공정을 통해 제조되는 증폭기 집적 회로가 포함된 칩을 의미한다. 도 6의 경우, 고주파 변압기(100)의 1차측인 제1 금속 선로(110)는 증폭기 집적 회로와 함께 IC 칩(10) 내에 CMOS 공정을 통하여 집적된 형태를 가지는 반면, 고주파 변압기(100)의 2차측인 제2 금속 선로(120)는 1차측과는 분리되어 1차측과는 다른 MEMS 공정을 통하여 MEMS 칩(20) 상에 구현된다.
- [0048] 기존에 변압기 전체를 MEMS 공정으로 구현한 도 4의 구조에서는 추가적인 비아(via)의 연결이 필요하고, 비아로

인한 전력 누수와 CMOS 상에 넓은 면적의 PAD가 요구되는 문제점이 있었으나, 도 6에 의한 본 발명의 실시예의 경우 변압기의 1차측과 2차측을 서로 다른 공정을 통해 분리하여 형성하고 있으며, 기본적으로 변압기의 1차측과 2차측은 DC적으로 분리된 것이기에, 종래와는 달리 별도의 비아를 형성하는 공정이 전혀 필요가 없게 된다.

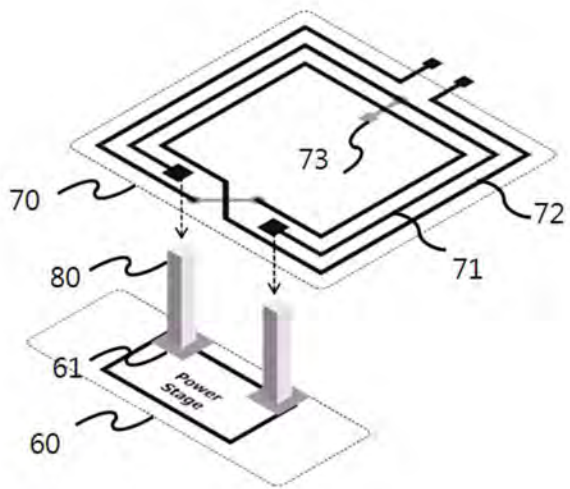
- [0049] 더욱이, 도 6에 도시된 변압기(100)의 경우 1차측인 제1 금속 선로(110)와 2차측인 제2 금속 선로(120) 간의 거리를 충분히 원하는 만큼 가깝게 형성할 수 있다. 이는 MEMS 칩(20) 내에서 제2 금속 선로(120)의 하부에 형성되는 절연층의 두께 조절만으로 쉽게 구현될 수 있다.
- [0050] 일반적으로 MEMS 공정의 경우 해상도가 낮기 때문에 인접한 금속 선로 간의 거리를 CMOS 공정 대비 상대적으로 멀리 형성해야 한다. 따라서 변압기의 1차측과 2차측을 모두 MEMS 공정상에 형성하는 도 4의 경우는 1차측과 2차측 선로 간의 간격이 넓어서 전력 변환 효율이 떨어진다. 하지만, 본 실시예에 의한 도 6의 경우, 두 금속 선로(110,120) 사이에 해당하는 절연층의 두께만 조절하면 되므로, 1차측과 2차측 선로(110,120) 간의 거리를 충분히 가깝게 형성할 수 있어 자기적 결합력을 향상시키고 변압기(100)의 전력 변환 효율을 높일 수 있다.
- [0051] 이상과 같이, 본 발명의 실시예의 경우 MEMS 공정상에서 형성되는 변압기에서 필수적인 비아 공정과 낮은 해상도로 인한 문제가 제거될 수 있고, MEMS 공정이 가지는 금속 선로의 낮은 저항 특성에 의한 효율성을 극대화할 수 있다. 또한, 제1 금속 선로(110)의 중앙 부분에 형성되는 가상 접지 노드(111)를 통하여 증폭단의 전원 전압을 공급해야 하는 경우를 고려하여 보면, 제1 금속 선로(110) 자체가 CMOS 공정상에 형성되어 있기 때문에, 기존의 도 4의 경우보다 전원 전압을 용이하게 인가할 수 있는 이점이 존재한다.
- [0052] 상술한 도 6의 예시는 CMOS 공정에 의한 IC 칩(10)의 상부에 MEMS 칩(20)이 적층된 형태를 예시한 것이나, 본 발명의 실시예는 IC 칩(10)의 상부에 MEMS 공정에 의한 칩이 아닌, IPD 공정에 의한 IC 칩이 적층된 형태로 대체될 수 있다.
- [0053] IPD 공정은 수동 집적 소자를 제조하는 공정으로서, 이를 통해 제조된 회로 칩은 집적 회로 칩(IC 칩)으로 분류된다. 따라서 이 경우 COMS 공정을 통한 제1 IC 칩(10) 위에 IPD 공정을 통한 제2 IC 칩(20)이 적층된 형태를 가지게 된다. 제1 IC 칩(10)에는 CMOS 공정을 통한 제1 금속 선로(110)가 집적되어 형성되고, 제2 IC 칩(20)에는 IPD 공정을 통한 제2 금속 선로(120)가 집적되어 형성된다. 또한 이와 같이, IPD 공정을 이용한 경우 역시, 제1 및 제2 금속 선로(110,120) 간의 간격은 제2 IC 칩(20) 내에서 제2 금속 선로(120)의 하부에 형성되는 절연층의 두께를 통하여 조절 가능하다.
- [0054] 도 7은 본 발명의 제2 실시예에 따른 고주파 변압기가 증폭기의 구동 증폭단(Driver Stage)의 입력 부분에 형성된 모습을 나타낸 도면이다.
- [0055] 도 7에 도시된 고주파 변압기(200)는 외부로부터 입력된 단일 신호(Single-Ended Signal)를 차동 신호로 변환하여 구동 증폭단(12)(Driver Stage)의 입력으로 인가하는 입력부 변압기에 해당한다. 따라서, 이러한 도 7의 경우에 있어, 제2 금속 선로(220)는 변압기(200)의 1차측(Primary Part) 회로이고 제1 금속 선로(210)는 2차측(Secondary Part) 회로를 나타낸다.
- [0056] 본 발명의 제2 실시예에 따른 고주파 변압기(200)는 제1 금속 선로(210) 및 제2 금속 선로(220)를 포함한다. 제1 금속 선로(210)는 CMOS 공정을 통하여 IC 칩(10) 내에 집적되어 형성되는데, 구체적으로는 도 7과 같이 IC 칩(10) 내에 포함된 트랜지스터(구동 증폭단(12) 내의 트랜지스터)의 입력측 차동 신호선에 연결되는 형태로 집적된다.
- [0057] 제2 금속 선로(220)는 MEMS 공정을 통하여 MEMS 칩(20) 내에 형성되며, 제1 금속 선로(210)의 상부에 이격된 상태에서 제1 금속 선로(210)와 자기적 결합된다. 따라서, 1차측인 제2 금속 선로(220)에 단일 신호(Single-Ended Signal)가 입력되면, 2차측인 제1 금속 선로(210)는 단일 신호를 다시 차동 신호로 변환하여 구동 증폭단(12)(Driver Stage)에 전달하는 역할을 한다. 제1 금속 선로(210) 상에 형성되는 가상 접지 노드(211)에는 외부 직류 전압이 인가될 수 있다.
- [0058] 이러한 도 7과 같이 본 발명에 의한 변압기가 입력부에 사용될 경우는 변압기의 1차측이 MEMS 또는 IPD 공정으로 형성되고, 2차측이 CMOS 상의 금속 선로로 형성된다. 또한 도 7의 경우 역시 제2 금속 선로(220)를 IPD 공정에 의한 것으로 대체할 수 있다.
- [0059] 도 6 및 도 7의 경우 변압기의 1차측 및 2차측의 역할만 서로 바뀐 것이다. 도 6 및 도 7에 의한 출력부 및 입력부 변압기의 예시에서 확인할 수 있는 바와 같이 그 동작 원리 및 형성 원리는 서로 동일하므로, 이하에서는 도 5의 출력부 변압기를 기준으로 본 발명의 실시예를 기술하도록 한다.

- [0060] 도 8은 도 6에 도시된 고주파 변압기의 일부분의 단면을 개략적으로 도시한 도면이다. 도 8에서 t는 제1 및 제2 금속 선로(110,120)의 사이에 해당하는 절연층의 두께를 나타내는 것으로서, t의 크기에 따라 두 금속 선로(110,120) 간의 간격이 결정된다.
- [0061] 도 8은 도 6에 도시된 것과 같이 제1 금속 선로(110)의 폭(w1)와 제2 금속 선로(120)의 폭(w2)이 동일한 경우이다. 여기서 두 금속 선로(110,120)에 대한 선로 폭과 상하 배치 관계는 도 8과 같이 동일한 형태로 구현되거나, 아래의 도 9와 같이 상이한 형태로 구현될 수 있다.
- [0062] 도 9는 도 8에 도시된 1차측 및 2차측 금속 선로에 대한 선로 폭의 변형 예를 나타낸 도면이다. 도 9의 (a)는 MEMS 공정에 의한 제2 금속 선로(120)가 CMOS 공정에 의한 제1 금속 선로(110)의 선로에 비하여 선로 폭이 좁은 경우($w_2 < w_1$)이고, (b)는 그 반대로 MEMS 공정에 의한 제2 금속 선로(120)가 CMOS 공정에 의한 제1 금속 선로(110)에 비하여 선로 폭이 넓은 경우($w_2 > w_1$)를 나타낸다.
- [0063] 도 9의 (c)는 앞서와 같이 제1 금속 선로(110)와 제2 금속 선로(120)가 서로 마주보긴 하지만 마주보는 면이 일정 부분 어긋나도록 배치된 것이다. 구체적으로 제2 금속 선로(120)는 제1 금속 선로(110)와 서로 마주보지 않는 영역이 일부 존재하도록, 선로의 폭 방향에 대해 제2 금속 선로(120)가 제1 금속 선로(110)와 일부 어긋나도록 배치되어 있다.
- [0064] CMOS 공정에 의한 제1 금속 선로(110)와 MEMS 공정에 의한 제2 금속 선로(120) 간의 간격이 과도하게 인접하게 형성되면 원치않는 기생 캐패시턴스 성분이 발생할 수 있는데, 도 9의 (c)는 이와 같은 기생 캐패시턴스 성분의 억제에 위한 설계 기법을 나타낸다.
- [0065] 도 9의 (c)와 같이, 두 금속 선로(110,120)가 서로 완벽하게 마주보도록 위치하는 것이 아니라, 서로 상하로 겹치는 부분과 겹치지 않는 부분이 존재하도록 위치하는 경우, 기생 캐패시턴스, 인덕턴스, 그리고 저항 성분을 자유롭게 조절할 수 있게 된다. 여기서, 기생 캐패시턴스 성분은 1차측과 2차측이 서로 마주보는 면적의 크기로 조절 가능하고 인덕턴스 및 저항 성분은 서로 마주보지 않는 부분의 넓이로 조절 가능하다.
- [0066] 본 발명의 실시예에서 제1 금속 선로(110)와 제2 금속 선로(120)는 적어도 1회의 감은 수로 형성 가능하며, 제1 및 제2 금속 선로(110,120) 간의 감은 수가 서로 상이하도록 형성하는 것도 가능하다.
- [0067] 도 10은 도 6에 도시된 고주파 변압기의 감은 비를 변형한 도면이다. 이러한 도 10은 CMOS 공정에 의한 제1 금속 선로(110)는 1회의 감은 수로 형성되고 MEMS 공정에 의한 제2 금속 선로(120)는 2회의 감은 수로 형성된 것으로서 감은 비가 1:2인 경우를 나타낸다.
- [0068] 도 11은 도 10에 도시된 고주파 변압기의 일부분의 단면을 개략적으로 도시한 도면이다. 도 11의 (a)는 도 10의 구성을 등가적으로 나타낸 것이고, (b)는 도 10과는 반대로 제1 금속 선로(110)를 2회의 감은 수로 구현하고 제2 금속 선로(120)를 1회의 감은 수로 구현한 것이다. 이러한 도 11은 두 금속 선로 간의 감은 바퀴의 비가 1:2 또는 2:1인 것을 도시한 것이나, 본 실시예가 반드시 이에 한정되지 않으며 감은 수와 조합을 달리하여 더욱 다양한 형태로도 변형 가능하다.
- [0069] 이상과 같은 본 발명의 실시예는 차동 구조의 증폭기에 요구되는 변압기를 형성함에 있어, 종래 기술에 의한 CMOS 상에 집적화하는 기술, IPD를 이용하는 기술, MEMS를 이용하는 기술의 문제점을 해결하고 각 기술이 가지는 장점을 극대화하는 것을 확인할 수 있다.
- [0070] 특히, 본 발명의 실시예는 변압기의 1차측과 2차측 선로 중 어느 하나는 CMOS 공정으로 제조하고 다른 하나는 MEMS 또는 IPD 공정으로 제조함에 따라 변압기 전체를 MEMS나 IPD 공정으로 제조하는 종래의 도 3 및 도 4의 기술과는 달리, 비아나 본딩 와이어의 연결이 불필요하여 전력 누수 문제를 해결하고, 이와 동시에 전체적인 증폭기의 사이즈를 감소시키고 전력 변환 효율과 출력 전력을 증가시킨다.
- [0071] 이상과 같은 본 발명에 따른 차동 증폭기를 위한 고주파 변압기에 따르면, 차동 구조의 증폭기를 위한 변압기를 형성함에 있어 변압기의 1차측 선로는 CMOS 공정을 통한 회로 칩 내에 증폭단과 함께 집적시켜 형성하고 2차측 선로는 MEMS 또는 IPD 공정을 통한 회로 칩 내에 형성함에 따라 전체 증폭기 크기의 과도한 증가 없이도 증폭기의 전력 변환 효율 및 출력 전력을 향상시킬 수 있는 이점이 있다.
- [0072] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

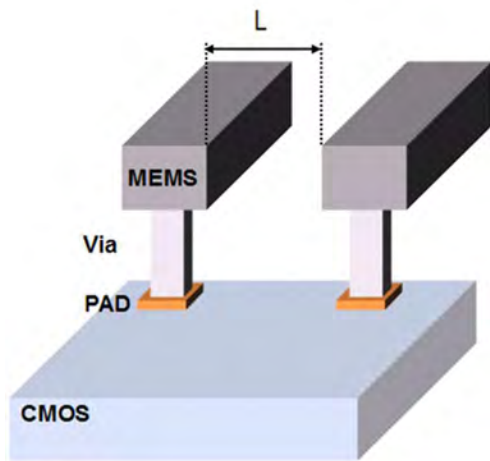
도면3



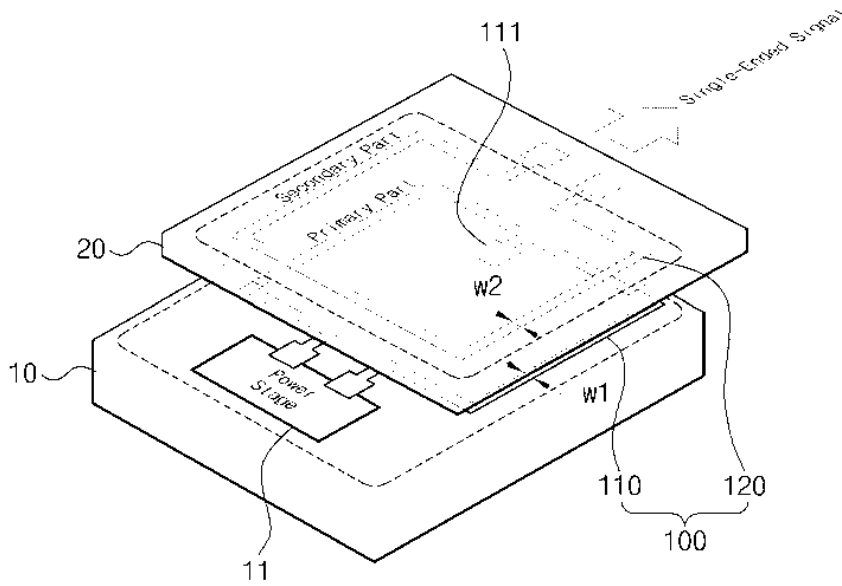
도면4



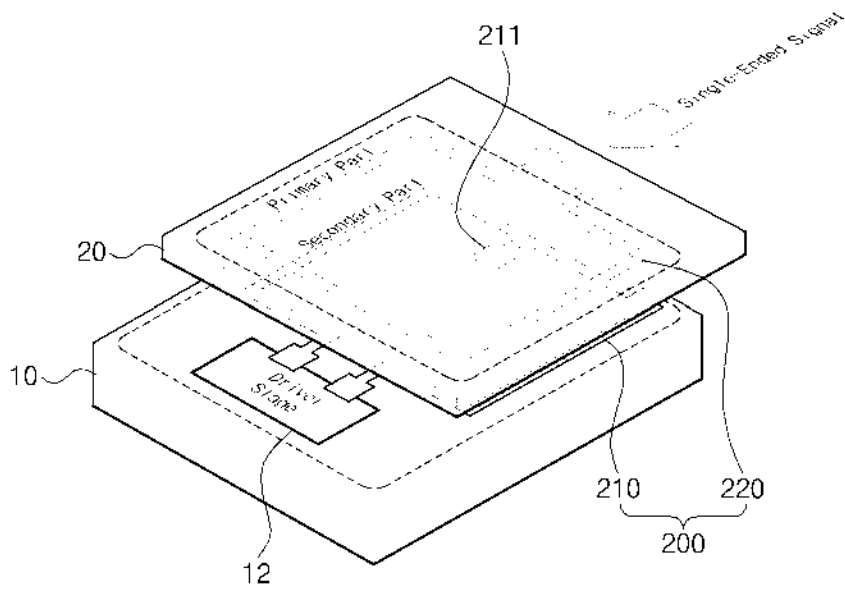
도면5



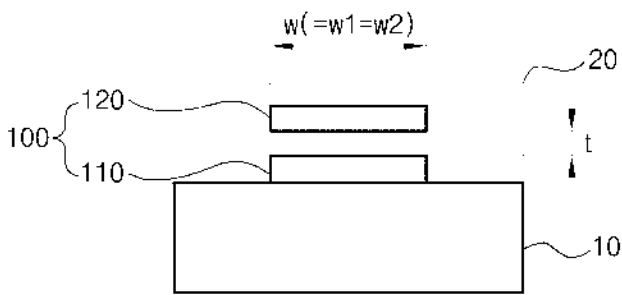
도면6



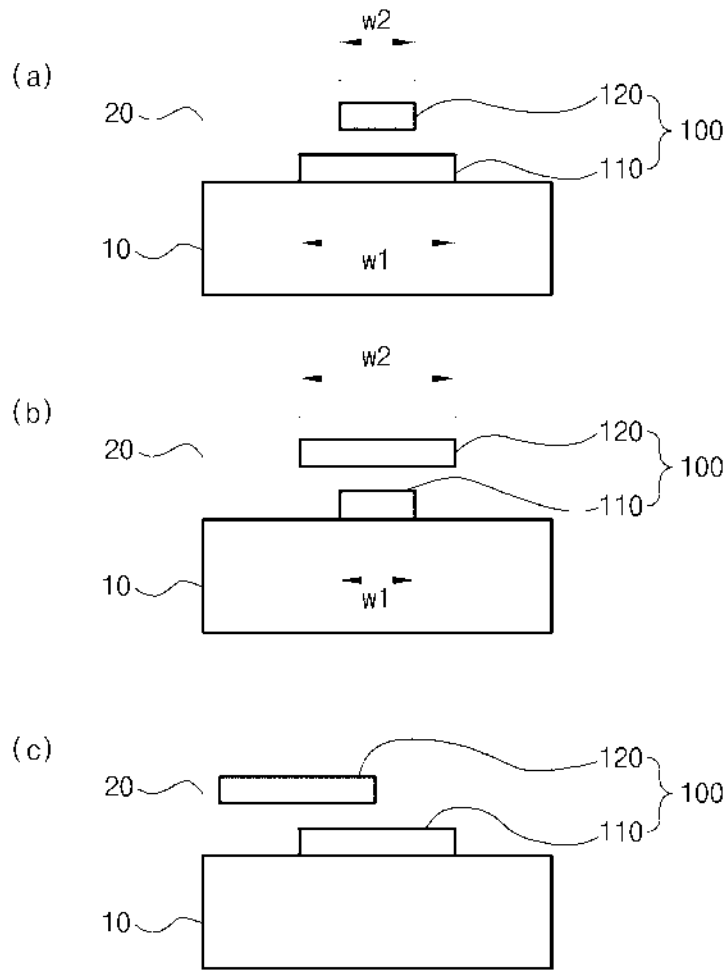
도면7



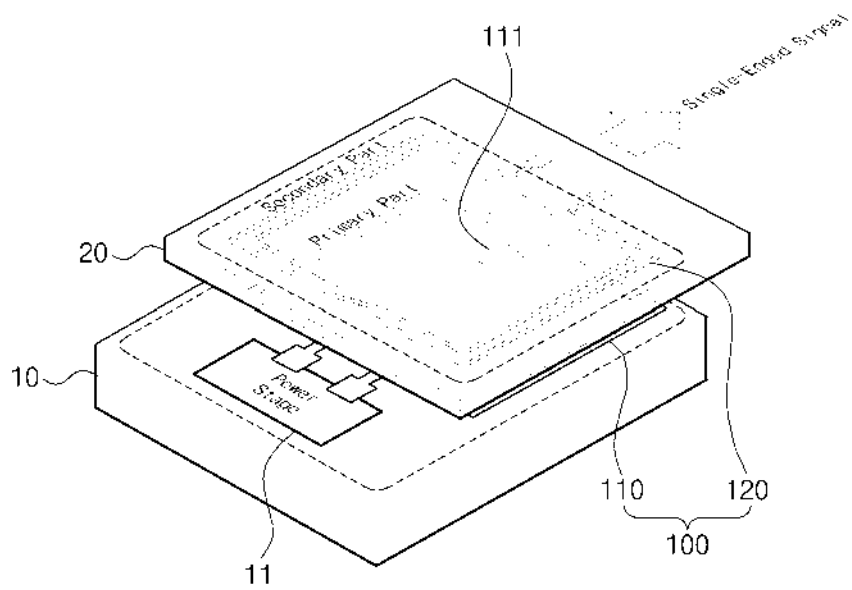
도면8



도면9



도면10



도면11

